



INSTITUTIONEN FÖR FYSIK

FYD160 Inbyggda system i FPGA, 7,5 högskolepoäng

Embedded systems in FPGAs, 7.5 higher education credits

Grundnivå / First Cycle

Fastställande

Kursplanen är fastställd av Institutionen för fysik 2015-10-09 och senast reviderad 2015-11-06. Den reviderade kursplanen gäller från och med 2016-07-01, höstterminen 2016.

Utbildningsområde: Naturvetenskapligt 100 %

Ansvarig institution: Institutionen för fysik

Inplacering

Kursen kan ingå i följande program: 1) Datorstödd fysikalisk mätteknik (N1DAF)

Huvudområde

Fysik med inriktning mot datorstödd fysikalisk mätteknik

Fördjupning

G1F, Grundnivå, har mindre än 60 hp kurs/er på grundnivå som förkunskapskrav

Förkunskapskrav

FYD150 eller motsvarande

Mål

Efter godkänd kurs ska studenten kunna konstruera inbyggda system baserade på soft CPU för nedladdning i en FPGA-krets samt kunna skriva källkodsfiler för dessa system (i C) för kommunikation med de vanligaste I/O-komponenterna samt behärska den vanligaste typen av datorkommunikation (RS-232, I2C, SPI) med externa givare för insamling av mätdata.

Kunskap och förståelse

Efter godkänd kurs ska studenten:

förstå skillnaden mellan en soft CPU och en hard CPU
kunna förklara hur ett inbyggt system är uppbyggt

Färdigheter och förmåga

Efter avslutad kurs ska studenten kunna

konstruera ett inbyggt system i form av en så kallad sof-fil för nedladdning i en FPGA
skapa nya projekt baserade på en given board support package
skriva källkodsfiler till en soft CPU i en FPGA
felsöka och simulera funktionen hos ett inbyggt system
skriva källkodsfiler för kommunikation med den vanligaste hårdvaran

Värderingsförmåga och förhållningssätt

Efter avslutad kurs ska studenten

förstå konsekvensen av olika konstruktionsmetodiker för systemets prestanda mätt i tid och effektförbrukning
förstå skillnaden mellan en konfigurierbar hårdvara och en fixerad hårdvara

Innehåll

Kursen behandlar implementering av inbyggda system i FPGAer baserade på en ”soft CPU” där främst Alteras verktyg används tillsammans med utvecklingskort från Terasic. Kursen består konstruktion av datorssystem för nedladdning i FPGAer samt programmering av dessa.

Former för undervisning

Kursen utgörs av ett antal föreläsningar och laborationer. Inga delmoment.

Former för bedömning

Kursbetyget baseras på en bedömning av utförandet av tilldelade konstruktionsuppgifter och projekt.

Om student som underkänts två gånger på samma examinerande moment önskar byte av examinator inför nästa examinationstillfälle, ska sådan begäran inlämnas skriftligt till kursansvarig institution och bifallas om det inte finns särskilda skäl däremot (HF 6 kap § 22).

I det fall en kurs har upphört eller genomgått större förändringar ska studenten i normalfallet garanteras tillgång till minst tre provtillfällen (inklusive ordinarie provtillfälle) under en tid av åtminstone ett år med utgångspunkt i kursens tidigare uppläggning.

Betyg

På kursen ges något av betygen Väl godkänd (VG), Godkänd (G) och Underkänd (U). För betyget godkänt krävs att ett givet antal uppgifter och projekt redovisas (tillfredsställande) före ett på förhand givet datum. För betyget väl godkänt ska ytterligare ett antal uppgifter och projekt redovisas.

Kursvärdering

Kursvärdering görs i form av en enkät i GUL i slutet av kursen.

Resultatet och eventuella förändringar i kursens upplägg ska förmedlas både till de studenter som genomförde värderingen och till de studenter som ska påbörja kursen.

Övrigt

Kursen ges på svenska. Hårdvaran i kursen kommer från Terasic/Altera och mjukvaran från Altera. Mjukvaran kan laddas ner gratis från Internet.